

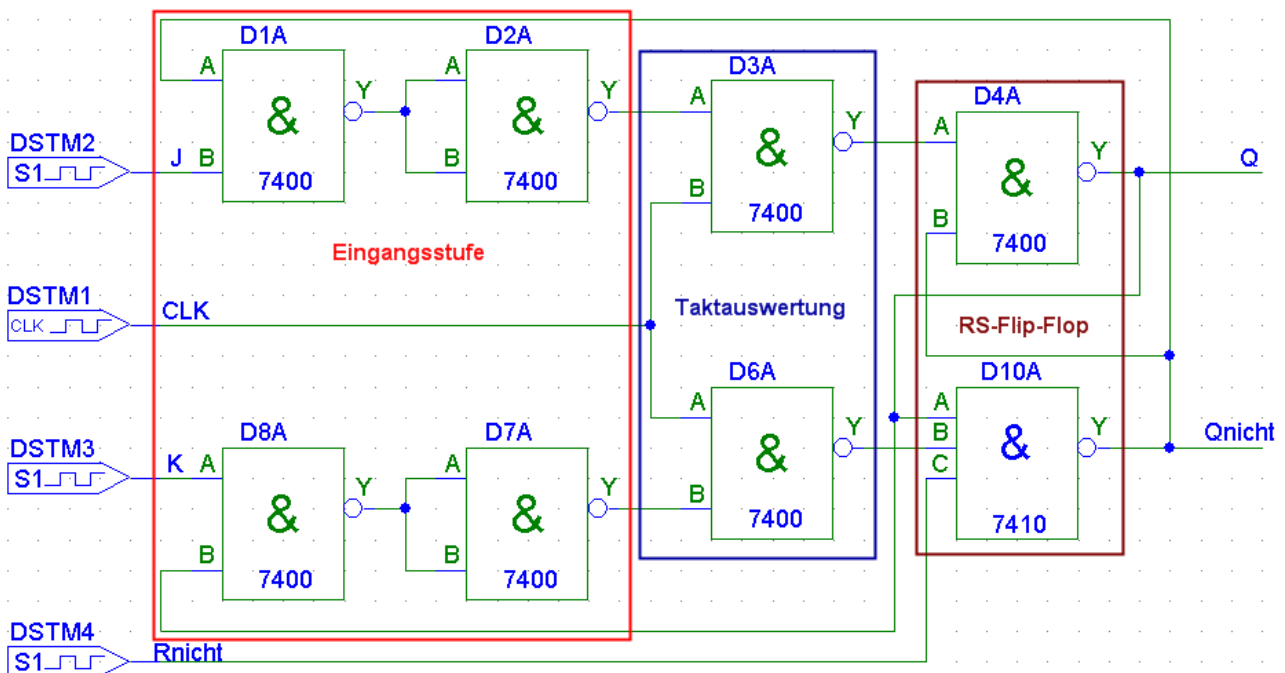
J-K-Flip-Flop

Grundlagen

JK-FF's gibt es nur als taktgesteuerte Flip-Flop's. Hierbei unterscheidet man die taktflankengesteuerte und taktzustandsgesteuerte Flip-Flop's.

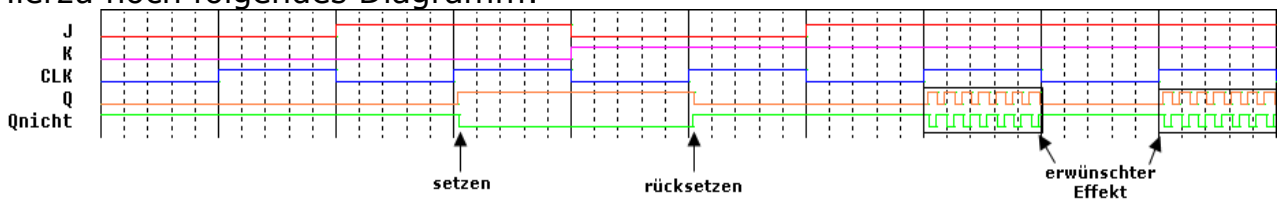
Taktzustandsgesteuertes JK-FF

Der Aufbau eines J-K-Flip-Flop's (Abk. JK-FF) basiert auf einem taktgesteuerten RS-Flip-Flop, bei welchem die Ausgänge gekreuzt UND-mäßig mit den Eingängen verbunden sind. Dies soll folgendes Bild verdeutlichen.



Nnicht wird hierbei benötigt, um dem Flip-Flop einen definitiven Startzustand zu geben. Hiermit wird das Flip-Flop taktunabhängig zurückgesetzt.

Hierzu noch folgendes Diagramm:

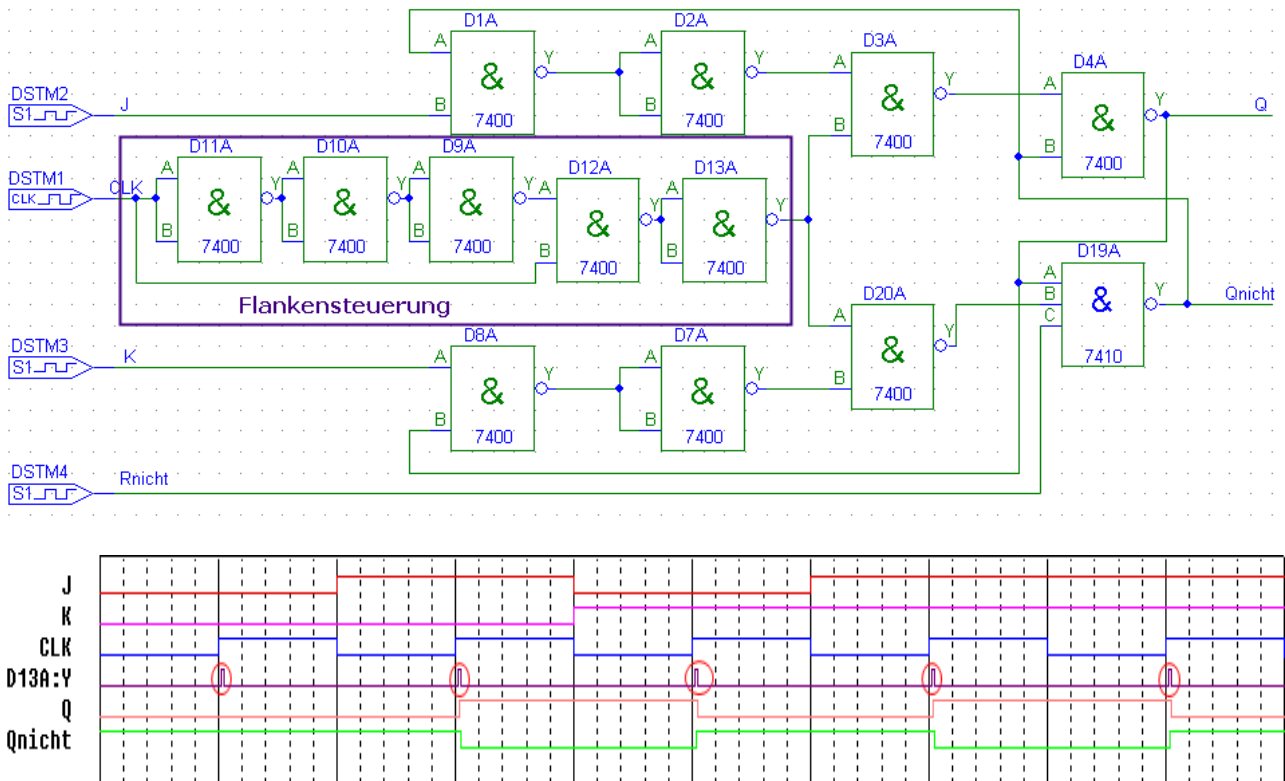


Aus diesem Diagramm kann man leicht ersehen, dass das JK-FF nur bei einer 1 am CLK- und J-Eingang gesetzt wird (setzen). Bei gleichzeitigem anliegen einer 1 am CLK- und K-Eingang wird es wieder zurückgesetzt. Der Vorteil des JK-FF liegt darin, dass gleichzeitig am J- und K-Eingang eine 1 anliegen darf, wenn der CLK-Impuls kommt. Dann wechselt das Flip-Flop einfach seinen Zustand. Diesen Vorteil macht man sich z.B. bei Frequenzteilern zu nutzen.

Der Nachteil bei dem taktzustandsgesteuerten JK-FF ist, dass es mehrfach während eines länger CLK-Impulses den Zustand wechselt (erwünschter Effekt).

Takzustandgesteuertes JK-FF

Taktflankengesteuerte JK-FF's übernehmen die Daten an dem J- bzw. K-Eingang nur während der ansteigenden bzw. abfallenden Flanke. Dies wird über eine Aneinanderreihung von NOT-Gliedern erreicht.



Das Interessante an diesem Diagramm ist der Ausgang des D13A:Y. Wie man an den rot markierten Stellen erkennen kann, existieren dort nur Nadelimpulse. Diese werden durch die Verzögerung der 3 Nichtglieder (D9A, D10A, D11A) erzeugt. Wenn der Takt 0 Signal hat, liegt am Ausgang von D9A eine 1. Wenn jetzt der Takt auf 1 geht liegt am Ausgang von D9A immer noch eine 1 und der Ausgang von D13A:Y springt auf 1. Jedes Glied in der Digitaltechnik hat eine Schaltverzögerung von einigen ns. Diesen Effekt macht man sich hierbei zu nutzen. Nach einigen ns springt D13A:Y nämlich wieder auf 0. Die länge der 1-Signale am D13A:Y reichen aus, um die Zustände von J und K auszuwerten und an den Ausgang zu leiten. Dies kann man aus oben dargestelltem Diagramm erkennen.

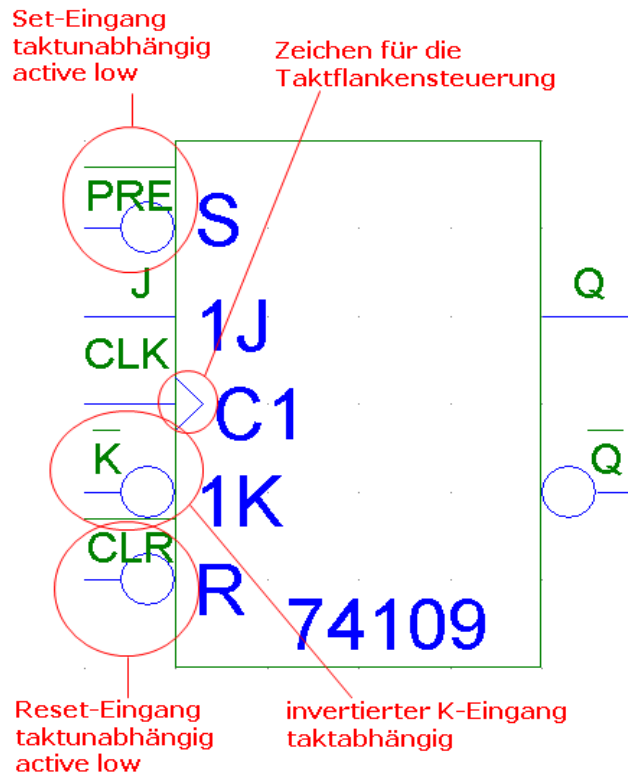
Der Vorteil bei diesem Flip-Flop liegt darin, da es beim Toggeln nur ein mal während des Taktimpulses schaltet.

Daher werden diese FlipFlops hauptsächlich bei Frequenzteilern eingesetzt, da Störimpulse während des Taktimpulses unterdrückt werden. Im Gegensatz dazu sind taktzustandgesteuerte FlipFlops sehr störanfällig.

Aber wie unterscheidet man nun im Schaltzeichen eines JK-FF's zwischen Taktflanken- und Takzustandsteuerung?

Schaltzeichen

Taktflankengesteuertes JK-FF

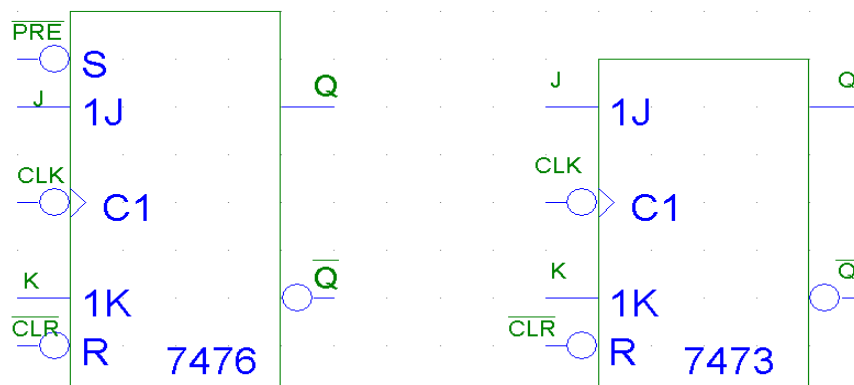


Die beiden zusätzlich angegebenen PRE und CLR Eingänge sind taktunabhängig. Über sie kann mit 0 das Flip-Flop taktunabhängig gesetzt (PRE) und rückgesetzt (CLR) werden. Für Versuche sollten diese Eingänge auf HIGH gelegt werden (trifft für dieses Flip-Flop zu).

Zum Setzen des FlipFlops muß J auf 1 sein und CLK eine ansteigende Flanke haben. Aber vorsicht: K muß auch auf 1 liegen, da der K-Eingang einen Invertierer vorgeschaltet hat! Läßt man K wie gewohnt auf 0, dann erhält man nur ein Toggeln. Zum Zurücksetzen beide Eingänge J und K auf 0 legen. Dann benötigt man nur noch eine ansteigende Flanke des Taktimpulses.

Dieses FlipFlop kann zur Umsetzung eines D-FlipFlops ohne größeren Schaltungsaufwand benutzt werden.

Weitere taktflankengesteuerte JK-FF bei PSpice sind:



Taktzustandsgesteuertes JK-FF

In PSpice befindet sich leider kein taktzustandsgesteuertes JK-FF. Aber wie man sich vielleicht denken kann, entfällt in diesem Schaltzeichen einfach das kleine Dreieck hinter dem CLK-Eingang.

Für alle, die JK-FF mit Taktzustandssteuerung in PSpice finden, sei gesagt, dass diese FlipFlops einem anderen Typ angehören, welche im nächsten Kapitel vorgestellt werden. Es handelt sich dabei um Master-Slave FlipFlops. ;-)

Für Fragen und Anregungen bin ich sehr dankbar.

Markus Bialas
Markus.Bialas@t-online.de