

# J-K-Master-Slave-Flip-Flop

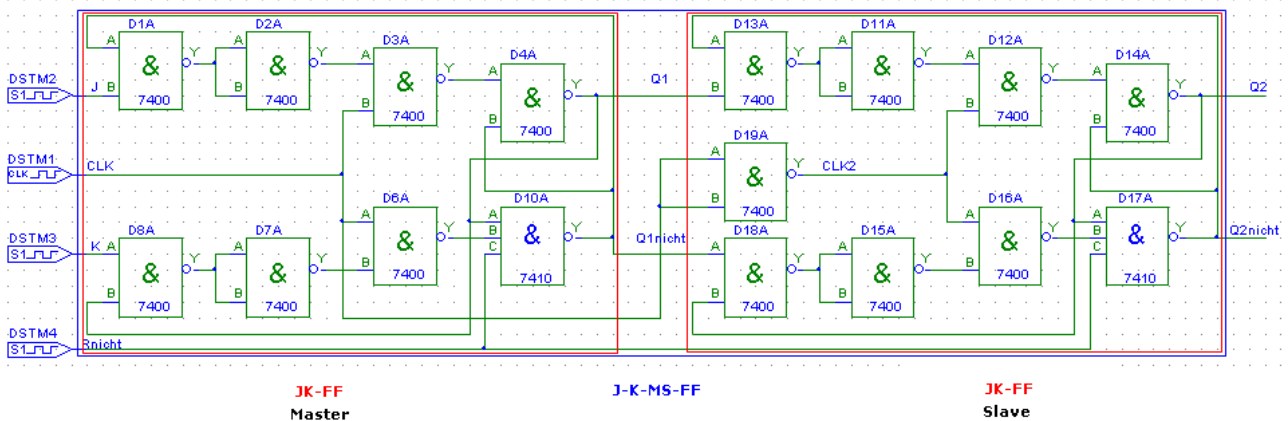
## Grundlagen

Wie Sie von den JK-FlipFlops bereits wissen, gibt es diese Art der FlipFlops auch in den Ausführungen taktflanken- und taktzustandsgesteuerte FlipFlops. Alle Master-Slave-FlipFlops bestehen aus zwei identischen FlipFlops, wobei das erste FlipFlop mit dem normalen Takt angesteuert wird und das zweite mit dem invertierten Takt. Ansonsten arbeiten sie genauso wie die normalen JK-FlipFlops.

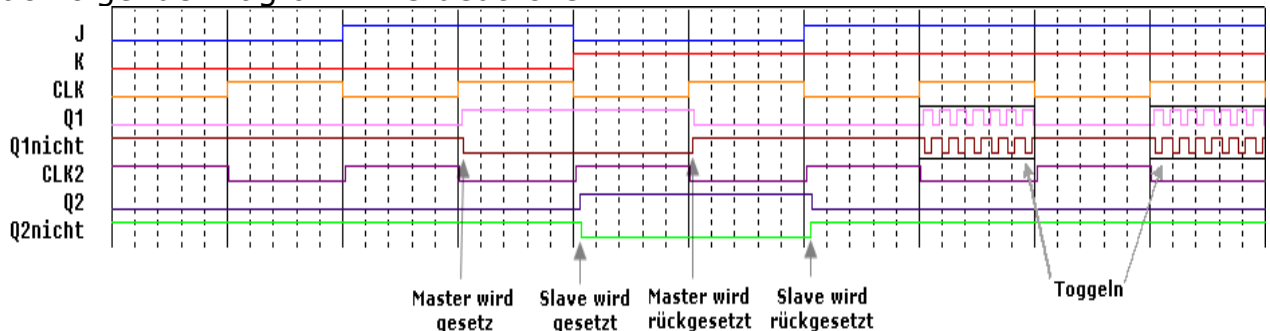
Im folgenden werde ich die JK-Master-Slave-FlipFlops mit JK-MS-FF abkürzen.

## Taktzustandsgesteuertes JK-MS-FF

Um den grundlegenden Aufbau eines taktzustandsgesteuerten JK-MS-FF zu verdeutlichen muß ich noch einmal auf den Aufbau mit NAND-Gliedern zurückgreifen.



Der Unterschied der beiden JK-FF ist der NAND-Baustein D19A, welcher CLK2 erzeugt. Das Master-Slave-Prinzip sorgt dafür, dass die Eingangssignale zeitverzögert an den Ausgang weitergeleitet werden. Dies soll das nachfolgende Diagramm verdeutlichen.



Die Zustände Q1, Q1nicht und CLK2 sind am fertigen FlipFlop nicht meßbar! Sie dienen an dieser Stelle nur zur Verdeutlichung.

Der Bereich des Toggelns wird nicht an den Ausgang weitergeleitet. Während der positiven Flanke für den Master ändern sich nur die Ausgänge des Masters. Am Ende des positiven Zustandes des Masters befindet sich dieser wieder im

ursprünglichen Zustand (JK-FF zurückgesetzt). Zu diesem Zeitpunkt erhält der Slave seinen positiven Zustand. Da sich der Ausgang des Masters dann im zurückgesetzten Zustand befindet ändert sich der Ausgang des Slaves nicht.

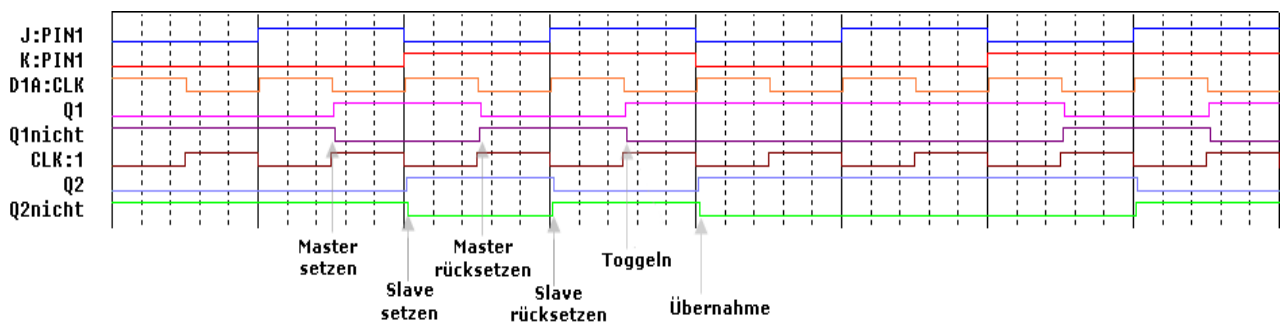
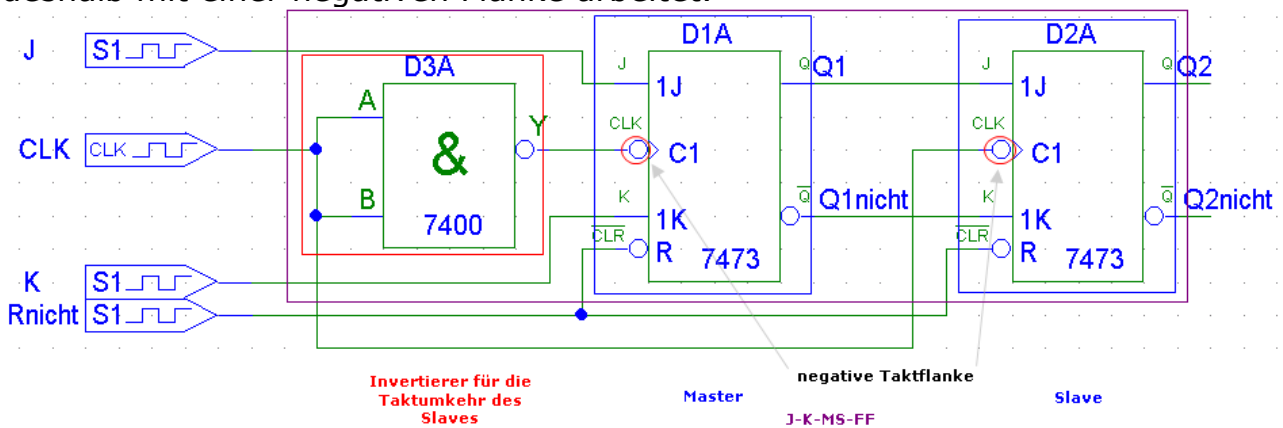
Hieraus kann man schon den Vorteil eines Master-Slave-FlipFlops erkennen: Störeinflüsse werden vermieden!

Der Nachteil: Der gewünschte Effekt des Toggelns entfällt.

Daher sind diese Art der FlipFlops für Frequenzteiler eher ungeeignet, da man den Zustand nach der positiven Flanke nicht vorhersehen kann.

### Taktflankengesteuertes JK-MS-FF

Hier nun der Aufbau eines taktflankengesteuerten JK-MS-FF. Bei diesem Baustein ist darauf zu achten, dass der CLK-Eingang am 7473 invertiert ist und deshalb mit einer negativen Flanke arbeitet.



Erinnern wir uns an das taktflankengesteuerte JK-FF zurück. Dort wurde eine Reihe von NAND-Gliedern zusammengefasst, um einen Nadelimpuls zu erhalten. Diese Schaltung ist im oben dargestellten JK-FF bereits integriert.

Aus dem Diagramm kann man erkennen, dass die Zustände der J- und K-Eingänge bei der abfallenden Flanke zuerst in den Master und bei der ansteigenden Flanke des D1A:CLK-Impulses in den Slave geschrieben werden. Dies wird durch den vorgeschalteten Invertierer erreicht.

Das Toggeln funktioniert bei dieser Schaltung, da ein Wechsel des Ausgangszustandes nur während des Nadelimpulses zustande kommt. Es wird

also nur einmal während des CLK-Impulses gewechselt.

Die JK-FF's sind identisch mit den bereits vorgestellten JK-FF's. Der einzige Unterschied liegt darin, dass hier zwei JK-FF's hintereinander geschaltet sind, welche einmal mit dem normalen Takt und einmal mit dem invertierten Takt angesteuert werden.

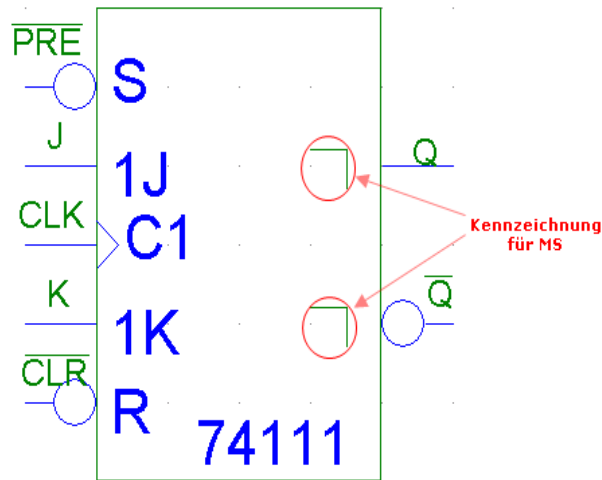
Der Vorteil der hier vorgestellten Schaltung ist, wie bei der bereits oben vorgestellten MS-Schaltung, dass Störimpulse unterdrückt werden. Ein weiterer Vorteil ist, dass das Toggeln funktioniert und man einen definierten Ausgangszustand erhält.

Dieser Baustein eignet sich zur Frequenzteilung.

Bleibt nur noch abzuklären, woran man im Schaltzeichen ein MS-FF erkennt.

## Schaltzeichen

### Taktflankengesteuertes JK-MS-FF



Dies ist das einzige taktflankengesteuerte JK-MS-FF in PSPICE!

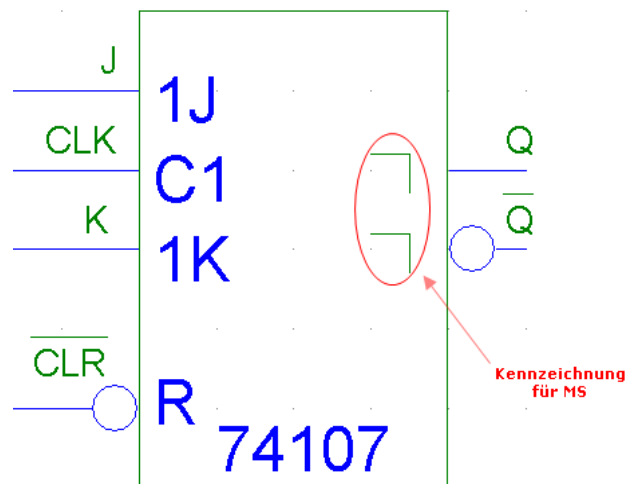
Auch bei diesem Baustein haben wir einen taktunabhängigen R- und S-Eingang. Da diese invertierend sind sollten sie während des normalen Betriebes auf HIGH gelegt werden, wenn sie nicht benötigt werden. Beide Eingänge wirken sich gleichzeitig auf Master und Slave aus.

Bei der positiven Taktflanke wird der Master gesetzt und bei der darauffolgenden negativen Taktflanke werden die Signale an den Ausgang weitergeleitet.

Dieser Baustein sollte allerdings zu Beginn der Simulation zurückgesetzt werden, um den undefinierten Anfangszustand zu vermeiden.

(!!!!!!!!!!!!!!Baustein wird noch abgeklärt!!!!!!!!!!!!!!)

## Takzustandsgesteuertes JK-MS-FF

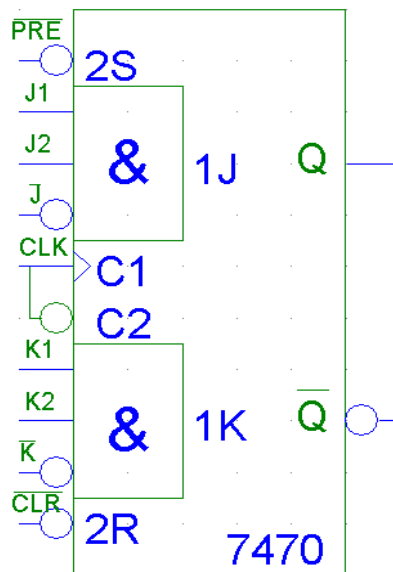


Hierbei handelt es sich auch um das einzige taktzustandsgesteuerte JK-MS-FF in PSPICE.

Der invertierende R-Eingang sollte bei diesem FlipFlop während des Testlaufs auf HIGH gelegt werden. Er ist auch taktunabhängig.

## Sonderfälle von JK-MS-FF:

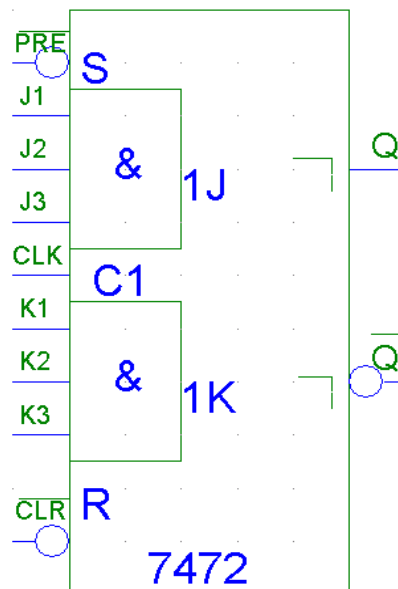
PSPIICE hat auch noch zwei gesonderte JK-MS-FF in seiner Datenbank.



Bei diesem FlipFlop handelt es sich um ein taktflankengesteuertes JK-FF mit integriertem taktzustandsgesteuertem RS-FF.

Die J- und K-Eingänge sind AND-mäßig miteinander verknüpft, wobei bei beiden Eingängen der jeweils 3. Eingang invertierend ist.

Der R- und S-Eingang arbeiten ebenfalls mit dem Takt. In diesem Fall allerdings mit dem Invertierten. Desweiteren ist darauf zu achten, dass beide Eingänge invertierend sind.



Bei diesem FlipFlop handelt es sich um ein taktzustandsgesteuertes JK-MS-FF mit taktunabhängigen R- und S-Eingängen.

Hier werden die J- und K-Eingänge AND-mäßig miteinander verknüpft.

Die R- und S-Eingänge sind invertierend und sollten während des normalen Betriebes auf HIGH gelegt werden, wenn sie nicht anderweitig benötigt werden.

Anregungen und Verbesserungsvorschläge bitte an:  
 Markus Bialas  
[Markus.Bialas@t-online.de](mailto:Markus.Bialas@t-online.de)